

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-061964

(43)Date of publication of application : 08.03.1989

(51)Int.Cl.

H01L 31/10

(21)Application number : 62-219813

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 02.09.1987

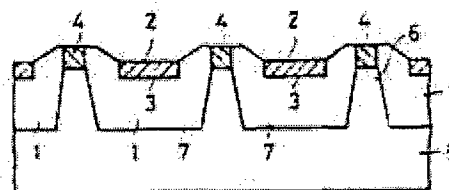
(72)Inventor : HISA YOSHIHIRO

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To prevent crosstalk from occurring and to enable the receiving of light of a wavelength small in its absorption coefficient and to facilitate the forming of an electrode, by forming a first conductivity type semiconductor layer in each recessed part of a semiconductor substrate with a plurality of metha parts and forming a second conductivity type semiconductor layer inside the first conductivity type semiconductor layer and forming a first conductivity type semiconductor layer of high concentration on each metha part.

CONSTITUTION: A plurality of recessed parts 7 are formed of metha parts 6 on a semi-insulating semiconductor substrate 5. A first conductivity type semiconductor layer 1 is made to grow on the semiconductor substrate 5. Next a second conductivity type semiconductor layer 2 is formed on a surface of the first conductivity type semiconductor layer 1 formed inside each recessed part 7 on the semiconductor substrate 5. A PN junction part 3 is thus formed. A first conductivity type semiconductor layer 4 of high concentration is formed in the first conductivity type semiconductor layer 1 formed on a top part of the metha part 6 of the semiconductor substrate 5 so that it attains to the metha part 6. Hence, the PN junction part 3 serving as a light-receiving part is completely insulated from its below first conductivity type semiconductor layer 1 by the metha part 6 and the semiconductor layer 4 formed on the metha part, so that crosstalk is prevented from occurring.



(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許出願公告番号

特公平7-105522

(24) (44)公告日 平成7年(1995)11月13日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 31/10 27/14			H 0 1 L 31/ 10 27/ 14	A K

発明の数2 (全 4 頁)

(21)出願番号	特願昭62-219813	(71)出願人	999999999 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
(22)出願日	昭和62年(1987)9月2日	(72)発明者	久 義浩 兵庫県伊丹市瑞原4丁目1番地 三菱電機 株式会社エル・エス・アイ研究所内
(65)公開番号	特開平1-61964	(74)代理人	弁理士 高田 守
(43)公開日	平成1年(1989)3月8日		
		審査官	近藤 幸浩
		(56)参考文献	特開 昭48-81494 (J P, A) 特開 昭57-107082 (J P, A)

(54)【発明の名称】 半導体装置

1

【特許請求の範囲】

【請求項1】複数のメサ部と凹部を形成した半絶縁性の半導体基板上に第1の導電型の半導体層を形成し、前記半絶縁性の半導体基板の各凹部の前記第1の導電型の半導体層内に第2の導電型の半導体層を形成し、前記半絶縁性の半導体基板の各メサ部上の前記第1の導電型の半導体層内に前記半絶縁性の半導体基板のメサ部に達する高濃度の第1の導電型の半導体層を形成したことを特徴とする半導体装置。

【請求項2】複数のメサ部と凹部を形成した半絶縁性の半導体基板上に表層部の禁制帯幅がバルク部より大きい第1の導電型の半導体層を形成し、前記半絶縁性の半導体基板の各凹部の第1の導電型の半導体層内に第2の導電型の半導体層を形成し、前記半絶縁性の半導体基板の各メサ部上の第1の導電型の半導体層内に前記メサ部に

2

達する高濃度の第1の導電型の半導体層を形成したことを特徴とする半導体装置。

【発明の詳細な説明】

〔産業上の利用分野〕

この発明は、半導体装置、特に光の照射を検出する半導体光検出装置に関するものである。

〔従来の技術〕

第4図は、例えば特開昭61-141175号公報に示された従来の半導体光検出装置を示す断面図である。N型シリコン基板(N層)11にP⁺領域12が形成され、それぞれの領域はN型シリコン基板11との間にPN接合部13を分離するために多結晶半導体の分離領域14が形成され、上面は二酸化珪素膜15で覆われている。16,17はそれぞれ裏面電極と表面電極である。

上記のように同一基板上に複数個のホトダイオードでア

レー状に配列した半導体光検出装置は、位置検出および分光測定等に用いられている。このようなホトダイオードアレー形式の半導体光検出装置において、入射光の入射位置の分解能を高めるためにホトダイオードの集積度を大きくすると種々の問題が生じる。

まず、第1に挙げられる問題は、隣接したホトダイオード間に入射した光が素子間で相互干渉を起す、光学的クロストークである。この光学的クロストークを第5図を参照して説明する。

第5図はホトダイオードアレー形式の半導体光検出装置における光学的クロストークを説明するための装置の断面図である。光学的クロストークは、吸収係数の小さい光が半導体光検出装置のPN接合部13から離れた深い部分に到達し、内部で電子、正孔対を発生し、これらのキャリアが拡散によって同一アレー内の隣接するホトダイオードに到達することによって起こる。例えばP'領域12'の下にN層11の深い部分で発生したキャリアが、隣りのP'領域12'に到達する場合がそれである。

第2にブルーミングと呼ばれる物理的なクロストークがある。第6図を参照してこの物理的なクロストークを説明する。

物理的なクロストークは、強い光照射により図中破線で示す空乏層に蓄積される電荷が飽和し、素子内を拡散することにより隣接するホトダイオードに到達することによって起こる。P'領域12'の下にN層11に形成された空乏層内で発生したキャリアがP'領域12'に到達する場合等がそれである。これらのクロストークは、位置センサに対し、位置境界を不鮮明にし、分析センサにおける隣接する二つの信号のピークの区別を不明確にする。

このようなクロストークに対して従来第4図に示すような構造がとられてきた。図中左側のホトダイオード内で発生したキャリアは、PN接合部13に集められて光信号として検出される。このとき、両ホトダイオード間には分離領域14により完全に分離されているため、例えば左側のホトダイオード内で発生したキャリアが右側のPN接合部13に混合することなく、光学的および物理的なクロストークを著しく減少させることができる。

〔発明が解決しようとする問題点〕

従来の半導体光検出装置では、吸収係数の小さい波長の光を受光する場合、まずN層11を厚くしなければならず、そのために分離領域14も深くなる。さらに、画素数が大規模になり、かつN層11の抵抗率が大きいと、各画素にN層11側の電極を設ける必要があり、従来構造では裏面以外には形成が困難であった。また、もしN層11がエピタキシャル結晶の場合、電極形成が非常に困難となる。

この発明は、上記のような問題点を解消するためになされたもので、クロストークを無くし、吸収係数の小さい波長の光を受光できると共に、電極の形成も容易で、かつそれによる不都合も生じない半導体装置を得ることを

目的とする。

また、この発明の別の発明は上記目的に加えて、PN接合部の表面露出部でのリーク電流を減少できる半導体装置を得ることを目的とする。

〔問題点を解決するための手段〕

この発明に係る半導体装置は、複数のメサ部と凹部を形成した半絶縁性の半導体基板上に第1の導電型の半導体層を形成し、半導体基板の各凹部の第1の導電型の半導体層内に第2の導電型の半導体層を形成し、半導体基板の各メサ部上の第1の導電型の半導体層内に半導体基板のメサ部に達する高濃度の第1の導電型の半導体層を形成したものである。

また、この発明に別の発明に係る半導体装置は、複数のメサ部と凹部を形成した半絶縁性の半導体基板上に表層部の禁制帯幅がバルク部より大きい第1の導電型の半導体層を形成し、半導体基板の各凹部の第1の導電型の半導体層内に第2の導電型の半導体層を形成し、半導体基板の各メサ部上の第1の導電型の半導体層内にメサ部に達する高濃度の第1の導電型の半導体層を形成したものである。

〔作用〕

この発明においては受光部となるPN接合部とその下の第1の導電型の半導体層が、メサ部とこのメサ部上に形成された高濃度の第1の導電型の半導体層により完全に分離されているため、クロストークは生じない。また、第1の導電型の半導体層側の電極はメサ部上の高濃度の第1の導電型の半導体層より取ることができ素子形状の自由度が広がる。

また、この発明の別の発明においては、PN接合部の表面露出部でのリーク電流を低減でき、かつ表面でのキャリアの再結合を防止できる。

〔発明の実施例〕

第1図はこの発明の一実施例を示す半導体装置の断面図であり、5は複数のメサ部6が形成された半絶縁性の半導体基板で、メサ部6により複数の凹部7が形成されている。この半導体基板5の上に第1の導電型の半導体層1を成長させる。成長方法によっては表面形状が平坦になるように作用するので、メサ部6の頂上部の層厚は凹部7の層厚に比較して薄くなることが予想される。2は前記半導体基板5の凹部7の第1の導電型の半導体層1の表面に形成された第2の導電型の半導体層で、これによりPN接合部3が形成される。また、4は前記半導体基板5のメサ部6の頂上部に形成された第1の導電型の半導体層1にメサ部6まで到達するように形成された高濃度の第1の導電型の半導体層である。

次に、上記のように構成された半導体装置を赤外線検知器に用いた場合について説明する。

まず、表面または裏面より入射した赤外線は、第1の導電型の半導体層1および第2の導電型の半導体層2内で吸収されキャリアを生成する。それらのキャリアの内、

PN接合部3付近に広がる空乏層内で生成したキャリアと、空乏層外で生成され拡散して空乏層内まで到達したものは、PN各側の起電力となって現れる。この起電力を検知して赤外光強度を知るものであるが、たとえば波長が $10\mu\text{m}$ 付近の赤外光を $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 結晶を用いて検知する場合を考える。

$\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ の禁制帯幅は約 0.1eV で、その時の組成 x は約 0.2 となる。結晶厚が $10\mu\text{m}$ だと、約 63% の赤外光学を吸収でき、効率良く吸収するためにはもう少し結晶厚が厚い方が良くわかる。また、第1の導電型の半導体層1にP型 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ 結晶を用いると層内の少数キャリアは電子で、拡散長は約 $50\mu\text{m}$ 程度である。これらを考慮して受光部が $25\mu\text{m}$ 程度の赤外線検知器の製造工程を考えてみる。

以下、この製造工程を第2図を参照して説明する。まず、第2図(a)に示すように、半導体基板5にCdTe基板を用い、ウェットエッチングまたはイオンビームミリング法等により段差が $10\mu\text{m}$ 程度のメサ部6および凹部7の形成を行う。次に、第2図(b)に示すように、半導体基板5上に第1の導電型の半導体層1としてP-Hg_{1-x}Cd_xTe($x=0.2$)層を成長させる。このとき半導体基板5であるCdTeと第1の導電型の半導体層1であるH_g_{1-x}Cd_xTe($x=0.2$)層間で相互拡散が生じるが、H_g_{1-x}Cd_xTe層からCdTe基板にわたって x が大きくなるようになるので、H_g_{1-x}Cd_xTe結晶内の少数キャリアに対してはバリアとなるように作用するため都合である。さらに、液相成長法を用いれば表面形状は平坦化が進むように作用する。第2図(c)の工程でH_g_{1-x}Cd_xTe結晶のエッチングを行う。この工程により表面形状の平坦化はさらに進む。次いで、第2図(d)に示すように、半導体基板5のメサ部6の頂上部に対応する第1の導電型の半導体層1のH_g_{1-x}Cd_xTe結晶の表面から不純物の拡散を行い、高濃度の第1の導電型の半導体層4としてP'-Hg_{1-x}Cd_xTe結晶層を形成する。この時の拡散深さは、半導体基板5のメサ部6に達するまでで良いため、拡散深さはあまり深くならず、横方向拡散も少しで済む。さらに第2図(e)に示すように、半導体基板5の凹部7に対応するH_g_{1-x}Cd_xTe結晶の表面からイオン注入あるいは拡散法により不純物をドーピングして第2の導電型の半導体層2としてn-Hg_{1-x}Cd_xTe層を形成し、PN接合部3を形成する。

次に動作について説明する。まず、クロストークの原因となる空乏層外の第1の導電型の半導体層1であるH_g_{1-x}Cd_xTe結晶内で生成した少数キャリアに対して、このH_g_{1-x}Cd_xTe層と半導体基板5であるCdTe基板間の相互拡散層とメサ部6の頂上部に形成された高濃度の第1の導電型の半導体層4であるP'-Hg_{1-x}Cd_xTe層がバリアとなっているためクロストークは生じない、と同時にバリアの作用により空乏層へ到達する少数キャリアの確率が増す。また、CdTe基板が半絶縁性であっても、

P-Hg_{1-x}Cd_xTe層の電極はP'-Hg_{1-x}Cd_xTe層表面より問題無く取ることができる。また、空乏層を広げるためにP-N層間に逆バイアスを加えた場合でもバリアの作用により良好に動作する。

なお、上記実施例では第1の導電型の半導体層1として形成したP-Hg_{1-x}Cd_xTe結晶が一部表面に露出している部分があるが、たとえば第3図に示すように、露出部にもバリアを形成することができる。

すなわち、第3図において、第1の導電型の半導体層1であるP-Hg_{1-x}Cd_xTe層の表層部にバルク部より禁制帯幅の大きい第1の導電型の半導体層8としてP-Hg_{1-y}Cd_yTe($y>x$)層を設けたものである。なお、他の構成は第1図の実施例と同じである。この禁制帯幅の大きいP-Hg_{1-y}Cd_yTe層によりキャリアの表面再結合を無くすることができると共に、PN接合の表面露出部の禁制帯幅が大きいためPN接合部3の良否を左右する表面リーク電流低減の効果もある。

また、上記半導体基板5に高濃度のP'-Hg_{1-x}Cd_xTe基板を用いても同様の効果を得ることができる。

さらに、上記実施例では、赤外線検知器の場合について説明したが、他の光検知器および半導体装置でも良く、上記実施例と同様の効果を奏する。

【発明の効果】

以上説明したように、この発明は、複数のメサ部と凹部を形成した半絶縁性の半導体基板上に第1の導電型の半導体層を形成し、半導体基板の各凹部の第1の導電型の半導体層内に第2の導電型の半導体層を形成し、半導体基板の各メサ部上の第1の導電型の半導体層内に半導体基板のメサ部に達する高濃度の第1の導電型の半導体層を形成したので、各画素となるpn接合部が、メサ部が形成された半導体基板と高濃度の半導体層により分離されていることから、クロストークを有効に防止でき、かつ作製も容易である。

また、この発明の別の発明は、第1の導電型の半導体層の表層部を禁制帯幅がバルク部より大きい第1の導電型の半導体層で覆ったので、PN接合部のリーク電流を低減でき、キャリアの表面再結合も防止できる効果がある。

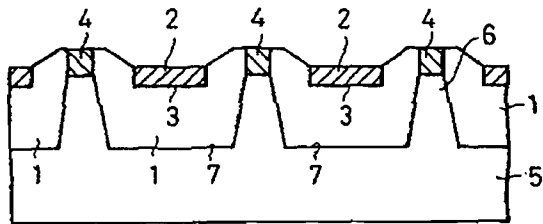
【図面の簡単な説明】

第1図はこの発明の一実施例を示す半導体装置の断面図、第2図(a)～(e)はこの発明による赤外線検出器の製造工程を示す断面図、第3図はこの発明の他の実施例を示す断面図、第4図は従来の半導体光検出装置を示す断面図、第5図は光学的クロストークを説明するための断面図、第6図は物理的クロストークを説明するための断面図である。

図において、1は第1の導電型の半導体層、2は第2の導電型の半導体層、3はPN接合部、4は高濃度の第1の導電型の半導体層、5は半導体基板、6はメサ部、7は凹部、8は禁制帯幅の大きい第1の導電型の半導体層である。

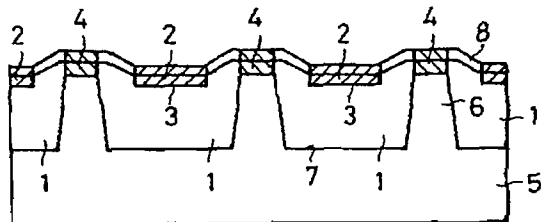
なお、各図中の同一符号は同一または相当部分を示す。

【第1図】



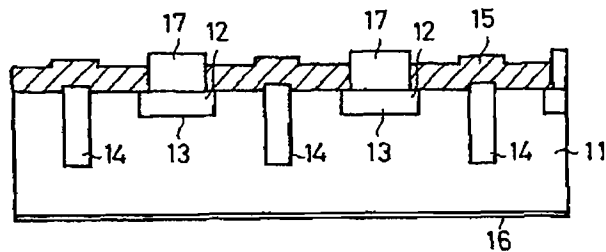
- 1: 第1の導電型の半導体層
 2: 第2の導電型の半導体層
 3: PN接合部
 4: 高濃度の第1の導電型の半導体層
 5: 半導体基板
 6: メサ部
 7: 凹部

【第3図】

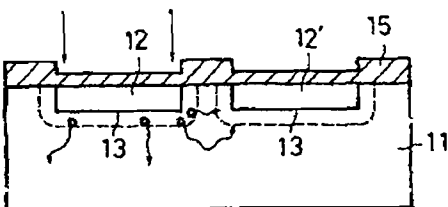


- 8: 禁制帯幅の大きい第1の導電型の半導体層

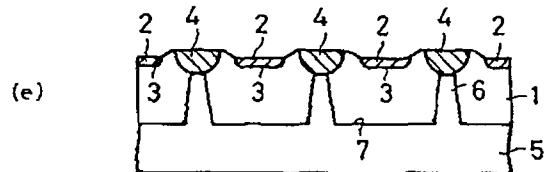
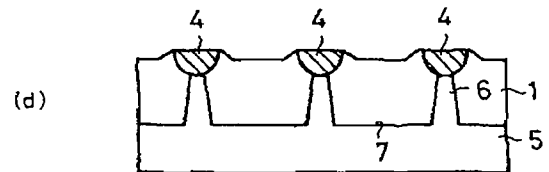
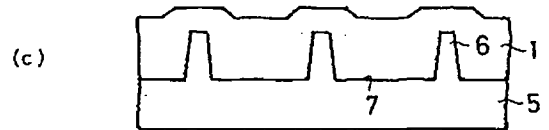
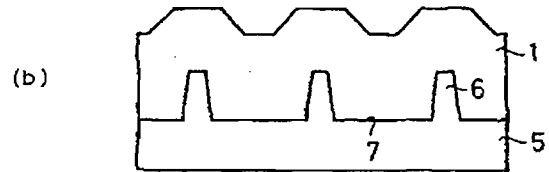
【第4図】



【第6図】



【第2図】



【第5図】

